


VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

PCT

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

(Artikel 36 und Regel 70 PCT)

Aktenzeichen des Anmelders oder Anwalts INF 1141-PC		WEITERES VORGEHEN		siehe Mitteilung über die Übersendung des internationalen vorläufigen Prüfungsberichts (Formblatt PCT/PEA/116)
Internationales Aktenzeichen PCT/EP02/04308		Internationales Anmeldedatum (Tag/Monat/Jahr) 18/04/2002		Prioritätsdatum (Tag/Monat/Jahr) 24/04/2001
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK H01L23/00				
Anmelder INFINEON TECHNOLOGIES AG et al.				
<p>1. Dieser internationale vorläufige Prüfungsbericht wurde von der mit der internationalen vorläufigen Prüfung beauftragten Behörde erstellt und wird dem Anmelder gemäß Artikel 36 übermittelt.</p> <p>2. Dieser BERICHT umfaßt insgesamt 6 Blätter einschließlich dieses Deckblatts.</p> <p><input checked="" type="checkbox"/> Außerdem liegen dem Bericht ANLAGEN bei; dabei handelt es sich um Blätter mit Beschreibungen, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit vor dieser Behörde vorgenommenen Berichtigungen (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsrichtlinien zum PCT).</p> <p>Diese Anlagen umfassen insgesamt 4 Blätter.</p>				
<p>3. Dieser Bericht enthält Angaben zu folgenden Punkten:</p> <ul style="list-style-type: none"> I <input checked="" type="checkbox"/> Grundlage des Berichts II <input type="checkbox"/> Priorität III <input type="checkbox"/> Keine Feststellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit IV <input type="checkbox"/> Mangelnde Einheitlichkeit der Erfindung V <input checked="" type="checkbox"/> Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung VI <input type="checkbox"/> Bestimmte angeführte Unterlagen VII <input type="checkbox"/> Bestimmte Mängel der internationalen Anmeldung VIII <input type="checkbox"/> Bestimmte Bemerkungen zur internationalen Anmeldung 				
Datum der Einreichung des Antrags 24/10/2002		Datum der Fertigstellung dieses Berichts 31.07.2003		
Name und Postanschrift der mit der internationalen vorläufigen Prüfung beauftragten Behörde:  Europäisches Patentamt - Gitschiner Str. 100 D-10968 Berlin Tel. +49 30 25901 - 0 Fax +49 30 25901 - 040		Bevollmächtigter Beauftragter Le Meur, M-A Tel. Nr. +49 30 25901 770		

**INTERNATIONALER VORLÄUFIGER
PRÜFUNGSBERICHT**Internationales Aktenzeichen **PCT/EP02/04308****I. Grundlage des Berichts**

1. Hinsichtlich der Bestandteile der internationalen Anmeldung (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigelegt, weil sie keine Änderungen enthalten (Regeln 70.16 und 70.17)*):
Beschreibung, Seiten:

1-16 ursprüngliche Fassung

Patentansprüche, Nr.:

1-10 eingegangen am 26/05/2003 mit Schreiben vom 26/05/2003

Zeichnungen, Blätter:

1/16-16/16 ursprüngliche Fassung

2. Hinsichtlich der Sprache: Alle vorstehend genannten Bestandteile standen der Behörde in der Sprache, in der die internationale Anmeldung eingereicht worden ist, zur Verfügung oder wurden in dieser eingereicht, sofern unter diesem Punkt nichts anderes angegeben ist.

Die Bestandteile standen der Behörde in der Sprache: zur Verfügung bzw. wurden in dieser Sprache eingereicht; dabei handelt es sich um

- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen Recherche eingereicht worden ist (nach Regel 23.1(b)).
- ☐ die Veröffentlichungssprache der internationalen Anmeldung (nach Regel 48.3(b)).
- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen vorläufigen Prüfung eingereicht worden ist (nach Regel 55.2 und/oder 55.3).

3. Hinsichtlich der in der internationalen Anmeldung offenbarten Nucleotid- und/oder Aminosäuresequenz ist die internationale vorläufige Prüfung auf der Grundlage des Sequenzprotokolls durchgeführt worden, das:

- ☐ in der internationalen Anmeldung in schriftlicher Form enthalten ist.
- ☐ zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.
- ☐ Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.
- ☐ Die Erklärung, daß die in computerlesbarer Form erfassten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.

4. Aufgrund der Änderung sind folgende Unterlagen fortgefallen:

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

International s Akt nzeichen PCT/EP02/04308

- ☐ Beschreibung, Seiten:
☐ Ansprüche, Nr.:
☐ Zeichnungen, Blatt:

5. ☐ Dieser Bericht ist ohne Berücksichtigung (von einigen) der Änderungen erstellt worden, da diese aus den angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2(c)).

(Auf Ersatzblätter, die solche Änderungen enthalten, ist unter Punkt 1 hinzuweisen; sie sind diesem Bericht beizufügen).

6. Etwaige zusätzliche Bemerkungen:

V. Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung

1. Feststellung

Neuheit (N)	Ja:	Ansprüche	1-10.
	Nein:	Ansprüche	
Erfinderische Tätigkeit (ET)	Ja:	Ansprüche	1-6
	Nein:	Ansprüche	7-10.
Gewerbliche Anwendbarkeit (GA)	Ja:	Ansprüche	1-10
	Nein:	Ansprüche	

2. Unterlagen und Erklärungen siehe Beiblatt

**INTERNATIONALER VORLÄUFIGER
PRÜFUNGSBERICHT - BEIBLATT**

Internationales Aktenzeichen PCT/EP02/04308

Zu Punkt V

Der Prüfung werden folgende Anmeldeunterlagen zugrunde gelegt:

In der Fassung für die Vertragsstaaten:

AL AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LI LT LU LV MC MK NL PL PT RO SE SI
SK TR

Beschreibung, Seiten:

1-16 ursprüngliche Fassung

Patentansprüche, Nr.:

1-10 eingegangen am 28/05/2003 mit Schreiben vom 26/05/2003

Zeichnungen, Blätter:

1/16-16/16 ursprüngliche Fassung

Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung :

Es wird auf das folgende Dokument verwiesen:

D1: DE 40 34 169 A (MITSUBISHI ELECTRIC CORP) 2. Mai 1991 (1991-05-02)

1. Ansprüche 1-6:

Das Dokument D1 wird als nächstliegender Stand der Technik angesehen.

D1 beschreibt ein Verfahren zur Herstellung von einem DRAM-Speicherzellenfeld mit metallischen Bitleitungskontakten. In dem eine hoch-dotierte Kontaktschicht durch

**INTERNATIONALER VORLÄUFIGER
PRÜFUNGSBERICHT - BEIBLATT**

Internationales Aktenzeichen PCT/EP02/04308

Ionenimplantation ins Source/Drain-Gebiet des Halbleitersubstrates erzeugt wird. Dann wird eine Isolatorschicht abgeschieden, in der ein Bitleitungskontaktloch gebildet wird und schließlich sind eine Barrierschicht und eine metallische Füllung in dem Bitleitungskontaktloch abgeschieden.

Der Gegenstand des Anspruchs 1 unterscheidet sich von dem bekannten Verfahren dadurch, daß das durch Ionimplantation Hochdotieren des Substrates im Source/Drain-Gebiet nach der Bildung des Bitleitungskontaktlochs in der Isolatorschicht erzeugt wird. Der Gegenstand des Anspruchs 1 ist somit neu (Artikel 33(2) PCT).

Durch die oben genannte Schrittfolge ist es möglich, eine implantierte lokal begrenzte elektrisch leitende Kontaktschicht mit geringerer Unterwanderung der Isolatorschicht zu erzeugen. Solch ein Effekt ist nicht im Stand der Technik beschrieben, so daß der Gegenstand des Anspruchs 1 als erfinderisch angesehen wird (Artikel 33(3) PCT).

Die Ansprüche 2-6 sind vom Anspruch 1 abhängig und erfüllen damit ebenfalls die Erfordernisse des PCT in bezug auf Neuheit und erfinderische Tätigkeit.

2. Ansprüche 7-10:

Der Gegenstand des Anspruchs 7 erfüllt nicht die Erfordernisse des PCT in bezug auf erfinderische Tätigkeit (Artikel 33(3) PCT):

D1 offenbart eine Speicherzelle (Abbildung 17) mit einem Auswahltransistor (10) und einem Speicherkondensator (11), die im wesentlichen in einem Halbleitersubstrat ausgeführt sind, wobei ein Diffusionsbereich (18a) im Halbleitersubstrat ausgebildet ist, der eine Source/Drain-Elektrode des Auswahltransistors bildet, wobei eine Isolatorschicht (40) auf dem Halbleitersubstrat (14) vorgesehen ist, in der ein Bitleitungskontakt (13) des Auswahltransistors (10) ausgebildet ist, wobei der Bitleitungskontakt eine Füllung aus Metall (13b) aufweist, zwischen dem Halbleitersubstrat (14) und der Füllung des Bitleitungskontakts eine Liner-Schicht (13a) ausgebildet ist, und wobei das Halbleitersubstrat im Bereich des Bitleitungskontaktlochs eine lokale begrenzte elektrisch leitende Kontaktschicht (13a) mit einer sehr geringen lateralen Unterwanderung der Isolatorschicht (40) aufweist.

**INTERNATIONALER VORLÄUFIGER
PRÜFUNGSBERICHT - BEIBLATT**

Internationales Aktenzeichen PCT/EP02/04308

Der relative Begriff "sehr geringe laterale Unterwanderung" ist verschwommen und hat keine allgemein anerkannte Bedeutung. Da die Ausdehnungen eines Halbleiterbauelementes auf jeden Fall "sehr gering" sind, ist also die betreffende laterale Unterwanderung der Isolatorschicht in D1 als sehr gering zu betrachten.

Der Gegenstand des Anspruchs 7 unterscheidet sich daher von der aus D1 bekannten Speicherzelle dadurch, daß der Kondensator ein Grabenkondensator ist. Es ist dem Fachmann jedoch allgemein bekannt, daß ein Grabenkondensator mit dem Stapelkondensator von D1 gleichwertig ist und gegen dieses im Bedarfsfall ausgetauscht werden kann.

Der Gegenstand des Anspruchs 7 beruht daher nicht auf einer erfinderischen Tätigkeit (Artikel 33(3) PCT).

Die abhängigen Ansprüche 8-10 scheinen keine zusätzlichen Merkmale zu enthalten, die in Kombination mit den Merkmalen vom Anspruch 7 auf erfinderischer Tätigkeit beruhen könnten.

3. Die Gegenstände von der Ansprüche 1-10 sind gewerblich anwendbar (Artikel 33(4) PCT).

Infineon Technologies AG

PC/EP 02/04308

INF 1141-PC

Druckexemplar

Patentansprüche

1. Verfahren zum Herstellen eines metallischen Bitleitungs-
kontaktes auf einem Halbleitersubstrat, wobei ein
5 Grabenkondensator (20) vollständig und ein zugehöriger
Auswahltransistor (30) im Wesentlichen im Halbleitersubstrat
(10) ausgebildet sind, und wobei ein eine Source/Drain-
Elektrode des Auswahltransistors (30) bildender
Diffusionsbereich (31) im Halbleitersubstrat (10) erzeugt
10 ist, mit den Verfahrensschritten:
- Aufbringen einer Isolatorschicht (40) auf dem Halbleiter-
substrat (10);
 - Strukturieren der Isolatorschicht (40) im Bereich der
Source/Drain-Elektrode (31), um ein Bitleitungskontaktloch
15 (50) zu erzeugen;
 - Dotieren des Halbleitersubstrats (10) im Bereich des
Bitleitungskontaktlochs (50) mithilfe von Ionenimplantation,
wobei in dem durch das Bitleitungskontaktloch (50)
freigelegten Halbleitersubstrat (10) eine lokal begrenzte
20 elektrische Kontaktschicht (52) mit einer sehr geringen
lateralen Unterwanderung der Isolatorschicht (40) erzeugt
wird;
 - Durchführen eines Ausheizschrittes zum Ausheilen von beim
Dotieren des Halbleitersubstrats (10) hervorgerufenen
25 Substratschäden;
 - Abscheiden einer Liner-Schicht (60) mit Hilfe eines
Sputterverfahrens, eines chemischen Abscheideverfahrens aus
der Gasphase oder eines atomaren Schicht-Abscheideverfahrens
auf das durch das Bitleitungskontaktloch (50) freigelegte
30 Halbleitersubstrat (10); und
 - Abscheiden eines Metalls oder einer Metalllegierung zum
Auffüllen des Bitleitungskontaktlochs (50).
2. Verfahren nach Anspruch 1,
35 wobei die Strukturierung des Bitleitungskontaktlochs (50) mit
Hilf des Dual-Damascene Verfahrens erfolgt.

[REDACTED] Technologies AG [REDACTED]

PC/EP 02/04308

2

3. Verfahren nach Anspruch 1 oder 2,

wobei zum Auffüllen des Bitleitungskontaktlochs (50) Wolfram, Aluminium oder Kupfer verwendet wird.

5 4. Verfahren nach einem der Ansprüche 1 bis 3,

wobei die Liner-Schicht (60) aus Ti oder Ti/TiN besteht.

5. Verfahren nach einem der Ansprüche 1 bis 4,

10 wobei auf dem Halbleitersubstrat (10) zusätzlich ein Peripheriekontaktloch (70) ausgebildet ist, das im gleichen Prozeßschritt wie das Bitleitungskontaktloch (50) mit einem Metall oder einer Metalllegierung gefüllt wird.

6. Verfahren nach Anspruch 5,

15 wobei die Dotierung des Halbleitersubstrats (10) im Bereich des Bitleitungskontaktlochs (50) unter Verwendung der selben Maske erfolgt, wie eine Dotierung im Bereich des Peripheriekontaktlochs (70).

20 7. Speicherzelle mit einem Auswahltransistor (30) und einem Grabenkondensator (20), wobei der Auswahltransistor (30) im Wesentlichen und der Grabenkondensator (20) vollständig in einem Halbleitersubstrat (10) angeordnet ist,

25 wobei ein Diffusionsbereich (31) im Halbleitersubstrat (10) ausgebildet ist, der eine Source/Drain-Elektrode des Auswahltransistors (30) bildet,

wobei eine Isolatorschicht (40) auf dem Halbleitersubstrat (10) vorgesehen ist, in der ein Bitleitungskontakt (55) des Auswahltransistors (30) ausgebildet ist,

30 wobei der Bitleitungskontakt (55) den Source/Drain-Bereich (31) mit einer zugehörigen Bitleitung (54) verbindet,

wobei der Bitleitungskontakt (55) eine Füllung aus einem Metall oder einer Metalllegierung aufweist,

35 wobei zwischen dem Halbleitersubstrat (10) und der Füllung des Bitleitungskontakts (55) eine Liner-Schicht (60) ausgebildet ist, und

Infra n Technologies AG

PC/EP 02/04308

INF 1141-PC

3

wobei das Halbleitersubstrat (10) im Bereich des Bitleitungskontaktlochs (50) eine lokal begrenzte elektrisch leitende Kontaktschicht (52) mit einer sehr geringen lateralen Unterwanderung der Isolatorschicht (40) aufweist.

5

8. Speicherzelle nach Anspruch 7, wobei der Bitleitungskontakt (55) aus Wolfram, Aluminium oder Kupfer besteht.

10

9. Speicherzelle nach Anspruch 7 oder 8, wobei die Liner-Schicht (60) aus Ti oder Ti/TiN besteht.

15

10. Speicherzelle nach einem der Ansprüche 7 bis 9, wobei die Speicherzelle Teil einer Speicherzellenanordnung ist, und wobei Peripheriekontakte (75) in der gleichen Strukturebene ausgebildet sind, die eine zum Bitleitungskontakt (55) analoge Füllung aufweisen.

